

## MODULARNI DISKRETNI NEIZRAZITI REGULATOR

Darko Kovačević\*, Darko Stipanićev\*\*,  
Jurica Vladanović\*\*, Asja Kovacević\*\*\*

\* Pomorski fakultet, Sveučilište u Splitu, Split, Zrinjsko-Frankopanska 38

\*\* Fakultet elektrotehnike, strojarstva i brodogradnje,  
Sveučilište u Splitu, Ruđera Boškovića bb

\*\*\* Klinički bolnički centar SPLIT, Split, Spinečiceva 1

### SAŽETAK

Modeliranje i vođenje složenih sustava zahtijevan je zadatak na kojem su se okušale brojne teorije, s većim ili manjim uspjehom. Jedna od uspješnijih, bez sumnje je teorija neizrazitih skupova (fuzzy set theory). U posljednjih desetak godina pokazala se i dokazala brojnim praktičnim primjenama. U većini tih realizacija neizraziti algoritam vođenja programiran je na običnom digitalnom računalu koristeći standardno sučelje.

Paralelno takvom pristupu zadnjih nekoliko godina pojavile su se i ideje o sklopovskoj podršci teoriji neizrazitih skupova i sklopovskoj realizaciji njenih osnovnih operacija i funkcija. Poseban poticaj ovim nastojanjima sigurno je veliki komercijalni uspjeh proizvoda široke potrošnje vođenih neizrazitim regulatorom, proizvedenih u Japanu.

Predloženi rad sadrži kritičku uporedbu postojećih rješenja neizrazite sklopovske opreme, te na temelju njega prikaz razvoja i analizu sklopovske podrške osnovnih djelova neizrazitog regulatora kroz sklopovska rješenja operacija i funkcija teorije neizrazitih skupova. Sklopovi su realizirani modularno, te prilagođeni diskretnoj realizaciji standardnim elektroničkim komponentama, čime su otvorene mogućnosti za daljnje intervencije i laboratorijska ispitivanja.

### 1. UVOD

Rad klasičnih digitalnih sklopova (sustava) temelji se, prema Boole-ovoj algebri, na postojanju dvaju stanja: 0 ili 1. Zbog toga takvi sklopovi (sustavi) iskazuju visoku neosjetljivost na šumove i vrlo malu osjetljivost na promjene tranzistorских karakteristika. Odatle je proizašla, s jedne strane robusnost, a s druge strane široka primjena i sveobuhvatnost binarnih digitalnih sustava. Kako se binarni digitalni sustavi temelje na "jasnim" (izrazitim) skupovima, oni su pogodni za procesiranje determinističkih informacija (tipa ima-nema; da-ne;...).

Međutim, ti sustavi nisu pogodni za intuitivno i/ili sintetičko izvođenje zaključaka, te za procesiranje nejasnih informacija (tipa malo-veliko; jako-slabo;...), a da ne govorimo o nemogućnosti procesiranja jezičnih konstrukcija.

Jedan od načina da se ti i takvi problemi riješe leži u primjeni neizrazite sklopovske opreme.

Razvoj neizrazite sklopovske opreme, sasvim općenito, teče u dva pravca:

- digitalni
- analogni

Godinu 1986. valja zabilježiti kao početak razvoja neizrazite sklopovske

# Fuzzy Reg

## ABSTRACT

Complex system modelling and control is really the challenging task where lot of theories have been tested with more or less sucess. Fuzzy set theory has proved itself as one of the most successful theories not only in domain of simulations, but in many real applications, as well. Special encouragements to recent implementations of fuzzy sets theory are coming from Japan where many fuzzy commercial products have been produced and used in everyday life.

In this paper, critical comparation of existing fuzzy hardware has be done. Based on that analyse appropriated circuits for hardware realisation of fuzzy regulator were designed. Our fuzzy regulator has been designed in modular technic using standard discrete and IC components.

opreme. Tada se u Bell-ovim laboratorijima izrađuje prvi prototip VLSI čipa koji predstavlja direktnu sklopovsku provedbu postupka neizrazitog zaključivanja. Postupak neizrazitog zaključivanja na čipu ostvaren je primjenom uobičajene CMOS tehnologije uz brzinu od 80000 FLIPS-a (Fuzzy Logical Inference Per Second).

Uskoro se na tržistu pojavljuju prve komercijalne izvedbe takvih čipova, a bilježimo i prve vrlo različite primjene u svakodnevnom životu (stroj za pranje rublja, usisivači, video kamere,... pa i proizvodnja rakije - istina, zasad samo japanske).

Daljnji razvoj neizrazitih digitalnih sklopova teče u pravcu razvoja neizrazitog mikroprocesora, ali i integriranog neizrazitog regulatora. Javljuju se, ali i rješavaju, problemi brzine i veličine potrebne memorije. Godinu dana kasnije (1987.) javlja se prvi "pravi" neizraziti regulator koji je sagraden na potpuno novim sklopovima, te direktno podržava (za razliku od neizrazitih digitalnih procesora), operacije teorije neizrazitih skupova. Brzina rada znatno je povećana i iznosi oko 1000000 FLIPS-a.

Daljnji razvoj teče u pravcu gradnje novih jednostavnijih tipova regulatora i u pokušajima integracije sklopovskih rješenja.

Valja primijetiti da je logički pristup u realizaciji postupka neizrazitog zaključivanja u slučaju oba tipa regulatora isti. Dok analogni procesori direktno podržavaju (obavljaju) operacije neizrazite logike, dotle je kod digitalnih potrebna odgovarajuća konverzija, te primjena klasičnih računala u njihovom pre-programiranju.

Veza neizrazitih sklopova s realnim svijetom ostvarena je koristeci različite metode, ali većina predloženih rješenja koristi najčešće metodu težista.

## 2. PREGLED I KRITIČKA UPOREDBA POSTOJEĆE NEIZRAZITE SKLOPOVSKIE OPREME

Pregled raspoložive neizrazite sklopovske opreme nastao je analizom referenci iz popisa literature, te vlastitih istraživanja, što je ilustrirano slikom 1.

Raspoloživa sklopovska oprema omogućuje realizaciju kako ustroja neizrazitog zaključivanja tako i neizrazitog vodenja, odnosno neizrazitog regulatora.

Savim općenito, ustroj neizrazitog zaključivanja, a s tim u svezi i neizrazito vodenje moguće je realizirati na dva temeljna načina:

- primjenom postojećih digitalnih računala
- primjenom specijalnih neizrazitih procesora

Specijalne neizrazite procesore možemo, pak, podijeliti na:

- digitalne
- analogne

Specijalni neizraziti procesori digitalnog tipa uglavnom se koriste u regulacijske svrhe, a zajednička osobina im je da koriste postojeća, klasična digitalna sklopovska rješenja uz vecu, manju ili nikakvu podršku računala. Predloženi spominjani procesori toga tipa su:

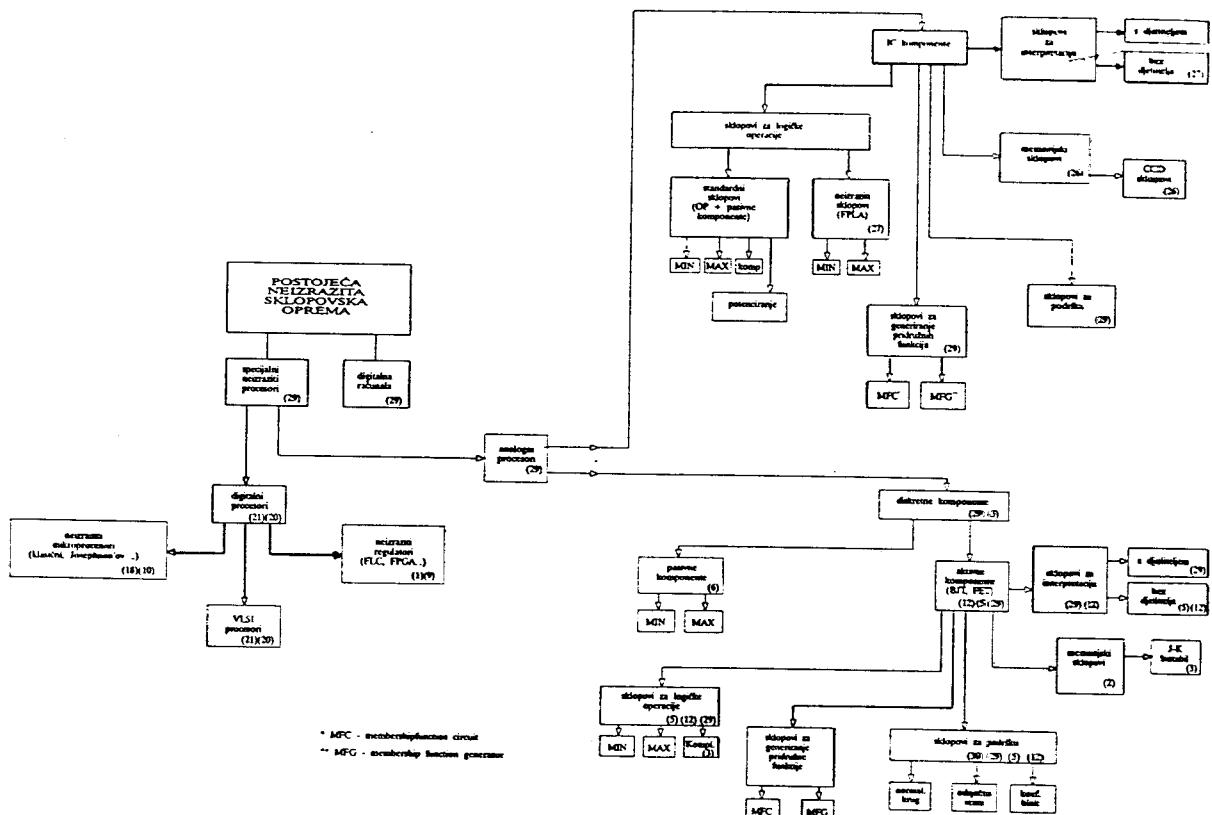
- VLSI (very large scale integrated processor)
- FMPM (fuzzy micro-processor module)
- FMC (fuzzy memory controller)
- FLC (fuzzy logic controller)
- FPGA (field programmable gate arrays)
- SCFP (superconducting fuzzy processor)

Pri kritičkoj uporedbi neizrazite sklopovske opreme koja je na raspolaganju danas, koristili smo podjelu prema slici 1.

Izbor digitalnih računala kao sredstva za ostvarivanje operacija neizrazite logike i s tim u svezi realizacije neizrazitog regulatora nije

neuobičajan.

Razlog je taj, što u dobu kada su se javile prve ideje o praktičnoj primjeni Zadehove teorije i nije bilo drugog sredstva uz pomoć kojeg bi se obavila primjena teorije neizrazitih skupova.



Slika 1. Podjela raspoložive neizrazite sklopoške opreme

Oduševljenje proizašlo iz prvih rezultata nekako je splasnulo kada su se sagledale i poteskoće takvog pristupa [4]:

- ograničena brzina rada
- cijena potrebne opreme
- fizičke dimenzije potrebne opreme

Alternativni put, koji je ujedno značio i otklanjanje navedenih poteškoća, javio se kroz razvoj i primjenu specijalnih neizrazitih procesora. Razvojno stablo (slika 1.) realizacije mehanizma neizrazitog zaključivanja i neizrazitog vodenja na strani digitalnih kompjutera time je završeno iako ta ista računala ostaju u određenoj spredi s nekim tipovima specijalnih neizrazitih procesora kao sredstvo podrške. No, u posljednje vrijeme javljaju se pokušaji reafirmacije ovog pristupa uvodenjem moderne programske podrške.

Prvi VLSI neizraziti procesori [3] omogucili su proširenje primjene mehanizma neizrazitog zaključivanja s područja donošenja odluka u sferi vodenja na inteligentne robotske sustave. Ali, istodobno je taj prvi rad ukazao na probleme nedovoljne brzine koristenog sklopoškog modela mehanizma neizrazitog zaključivanja. Isto tako se pokazalo da se udvostručavanjem broja pravila brzina rada preplovila. Rješenje problema, iako samo djelomично, iznašlo se u pridruživanju dva podatkovna puta po jednom pravilu.

Mehanizam neizrazitog zaključivanja moguce je izvesti i uz pomoć neizrazitog procesora. Problemi takvog pristupa ocituju se u povećanju složenosti organizacije i rada mikroprocesora.

Naime, bez obzira na prirodu informacija koje obradujemo, mikroprocesorski modul izvodi pojedine instrukcije kroz niz mikro-operacija: prenos podataka između registra, nadopuna sadržaja nekog registra, itd.

To onda znači, da je za svaku neizrazitu operaciju potreban dodatni skup operatora (npr. za kvantifikaciju neizrazitih informacija - podataka). Dakle, kod takvog procesora postojat će tri nivoa operatora: neizraziti, standardni i mikro, što povećava složenost i, naravno, cijenu. Ovdje se, također, javljaju problemi oko ustroja i veličine potrebne memorije. Slični problemi javljaju se i kod tzv. FMC regulatora kada zbog porasta broja ulaznih varijabli dolazi do jako velikog porasta memorijskog prostora. Spomenute probleme uvelike rješava tzv. FLC regulator.

Neizraziti regulator na temelju **FPGA** čipa odlikuje se brzinom (50 MFLIPS-a), fleksibilnošću, kratkim vremenom projektiranja i programiranja, te mogućnostima primjene suvremenih programa. S druge strane, može se primijetiti nedostatak općenitosti potreba primjene računala za programiranje, ne uvijek prikladne dimenzije i nešto veća cijena s obzirom na izbor tehnologije (**FPGA**).

Možemo zaključiti da se u razvoju specijalnih neizrazitih procesora digitalnog tipa teži povećanju općenitosti primjene, pojednostavljenju procesa projektiranja, povećanju brzine rada i smanjenju dimenzija.

Situacija u području specijalnih neizrazitih analognih procesora je ponesto drugačija. Putevi razvoja kreću se prema konstrukciji sklopova koji bi mogli obavljati temeljne logičke operacije neizrazite logike: operaciju minimuma - **MIN** sklop, operaciju maksimuma - **MAX** sklop, operaciju komplementa - - **COMP** sklop, te konstrukciju sklopova za generiranje kontinuirane, odnosno diskretne pridružne funkcije (**MFC** sklop, odnosno **MFG** sklop) [1,2,4]. Trecu grupu čine sklopovi za interpretaciju neizrazitog skupa koja se može izvesti uz pomoć djelitelja, ali i bez njega, ovisno o vrsti regulatora. Ova konstatacija odnosi se na primjenu metode težista u procesu interpretacije. U četvrtu grupu mogli bismo ubrojiti sklopove koji služe za podršku kako pri gradnji samog mehanizma neizrazitog zaključivanja, tako i pri izradi raznih tipova neizrazitih regulatora. Iako se u ovoj grupi mogu naći i neka već poznata sklopovska rješenja, ima i onih koja su nova i karakteristična, pa odatle i potreba da se istakne postojanje takve grupe sklopova. Petu grupu čine memoriski sklopovi i to u vidu analogne memorije.

Svi pet grupa sklopova mogu se uglavnom izvesti u diskretnoj ili postojećoj integriranoj tehnici, odnosno njihovoj kombinaciji. U diskretnoj tehnici radi se uglavnom o konstrukciji posve novih tipova sklopova, iako se u sustini mnoge konstrukcije "naslanjaju" na neka ranija rješenja za "klasične" digitalne sklopove.

Ali, dok se kod klasičnih digitalnih sklopova težilo konstrukciji koja će imati dva jasno izražena stanja, stanje logičke nule i stanje logičke jedinice, i dok su se poradi toga iznalazila rješenja kako spriječiti sklop da zauzme neko medustanje, to se kod sklopova neizrazite logike takva stanja dozvoljavaju, s tim da su stanje logičke nule i logičke jedinice samo dva krajnja u nizu mogućih stanja sklopa.

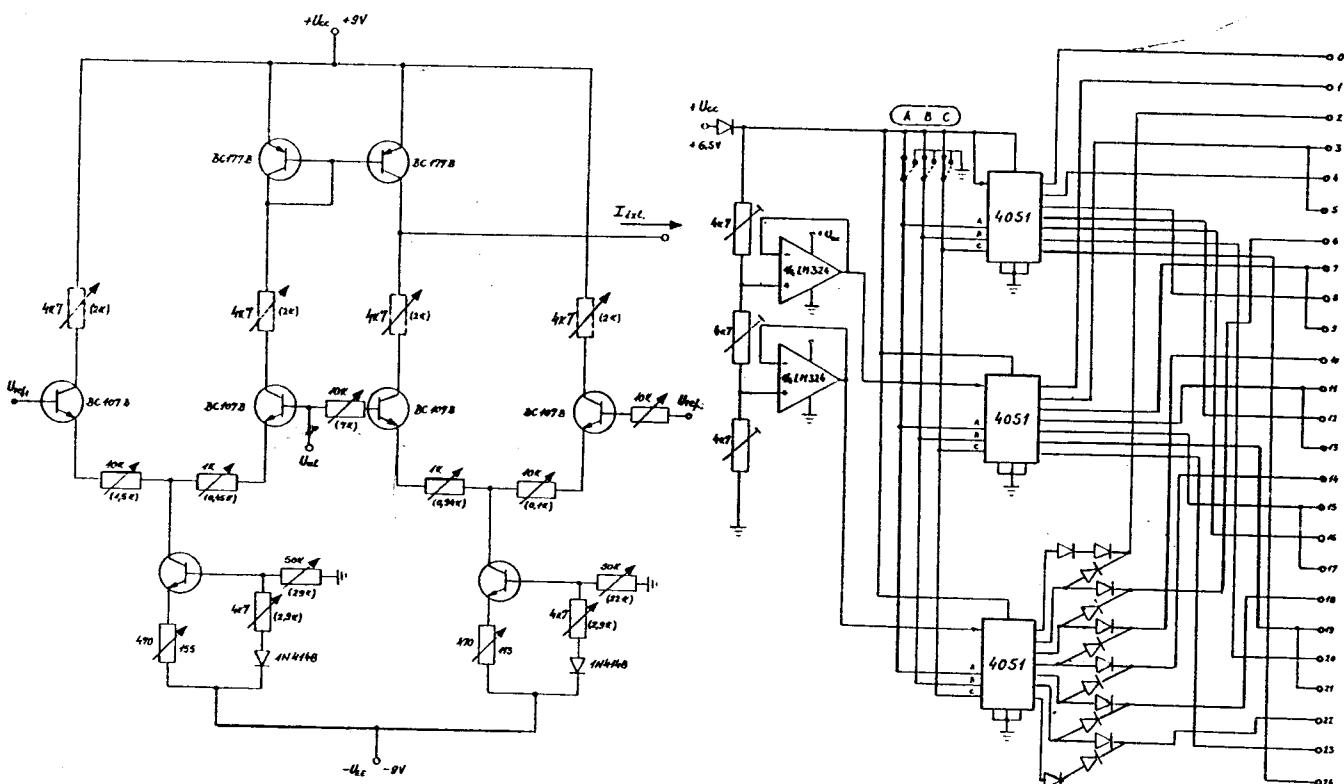
Takva koncepcija je s jedne strane pojednostavnila gradnju nekih sklopova, npr. **MIN** i **MAX** sklopa u odnosu na odgovarajuće klasične digitalne sklopove I, odnosno **ILI**, ali i zakomplicirala gradnju drugih s jedne strane (npr. **COMP**-sklopa), te uvjetovala gradnju posve novih sklopova (npr. sklopova za interpretaciju).

Tako je npr. gradnja **COMP**-sklopa, tj. sklopa koji obavlja operaciju komplementa, u diskretnoj tehnici znatno složenija i delikatnija u odnosu na gradnju odgovarajućeg **NE**-sklopa u kategoriji "klasičnih" digitalnih sklopova. Kazali smo da se susrećemo i s nekim sklopovima kojih u "klasičnoj" digitalnoj tehnici uopće nema.

To se prije svega odnosi na **MFC** i **MFG** sklopove koji su nam potrebni kako bi generirali neizrazite skupove, odnosno odgovarajuće pridružne funkcije na koje onda možemo, po potrebi, primjeniti odgovarajuće operacije (najčešće **MIN** i **MAX** operacije).

**MFC** - sklopovi su izgrađeni na temelju diferencijalnih pojačala, a najčešće imaju naponske ulaze i strujne izlaze (slika 2.), a služe za generiranje kontinuirane pridružne funkcije.

MFG - sklopovi su složeniji i obično se izrađuju kao kombinacija analognih i digitalnih sklopova, od kojih su ovi zadnji sastavljeni od standardnih IC komponenti (slika 3.), a služe za generiranje diskretne pridružne funkcije.



Slika 2. MFC - sklop

Slika 3. MFG - sklop

Za očekivati je da će se u skoroj budućnosti uglavnom svi spomenuti sklopovi integrirati kroz razne funkcionalne kombinacije komercijalnog karaktera.

Jedan od pokušaja u tom smjeru je i nedavno (1992.) predstavljeni čip, tzv. neizraziti programabilni logički niz (FPLA), sagraden po uzoru na "klasični" digitalni PLA.

FPLA omogućuje izvođenje MIN i MAX operacija, te generiranje složenih pridružnih funkcija.

Govoreći o sklopovima koji podržavaju operacije teorije neizrazite logike i njene primjene vrijedi primjetiti da je sve temeljne sklopove koji su nam potrebni za sintezu mehanizma neizrazitog zaključivanja, odnosno neizrazitog regulatora moguće realizirati i uz pomoć postojećih IC krugova (operacionih pojačala, dekodera, CMOS sklopki, djelitelja), kojima smo dodali pasivne komponente: diode i otpornike (MIN i MAX sklopovi, mreza za zbrajanje). Iako su takvi sklopovi skuplji jer je npr. potrebno više operacionih pojačala za gradnju MFC-sklopa, nameću se kao alternativno rješenje, pogotovo u laboratorijskim i edukacijskim primjenama.

U nekim situacijama takvi sklopovi su izuzetno jednostavnii (npr. COMP-sklop). Slično vrijedi i za primjenu postojećih sklopova djelitelja u neizrazitim regulatorima koji za interpretaciju potrebuju takvu komponentu. Raspoložive komponente funkciju dijeljenja obavljaju u naponskom modu, dok će buduće komponente to raditi u strujnom modu [4].

Ovdje treba izraziti ozbiljnu rezervu glede razvoja djelitelja u strujnom modu, obzirom na najnovije trendove primjene tzv. normalizacijskih neizrazitih regulatora kod kojih je izbjegnuta upotreba djelitelja (kada se metoda tezista koristi za interpretaciju s tim da u uvjetnom dijelu pravila vodenja nalazimo samo jednu, određenu veličinu).

To, pak, znači da je potrebno razviti sklopove koji omogućuju normalizaciju. Dosad je predloženo nekoliko tipova takvih sklopova [1] koji rade u strujnom ili naponskom modu.

Daljnji razvoj će vjerojatno teći u projektiranju novih sklopova vezanih za nova rješenja u domeni neizrazitog zaključivanja, odnosno vodenja, te u pokušajima da se izvrši integracija takvih sklopova kako pojedinačno tako i u cjeline koje će obavljati dane im funkcije.

Slične trendove treba očekivati i u razvoju memorijskih komponenti (J-K bistabili, CCD sklopovi).

U okviru ovog rada sastavljen je, ispitana i analizirana veliki broj analognih sklopova koji podržavaju operacije teorije neizrazitih skupova, te omogućuju sintezu raznih vrsta neizrazitih regulatora.

Spomenimo samo neke od rezultata tih analiza. MIN i MAX sklopovi, koji podržavaju odgovarajuće operacije teorije neizrazitih skupova, izrađeni na temelju pasivnih komponenti imaju potpuno iste nedostatke kao i odgovarajući I, odnosno ILI sklopovi u "klasičnoj" digitalnoj tehnici (impedancija, strujno opterecenje), uz dodatak problema s nivoom signala, tj. njegovog pomicanja ( $U_g$ ) što se ne može zanemariti kao kod istorodnih "klasičnih" digitalnih sklopova.

Tranzistorske izvedbe MIN i MAX sklopova pokazuju izrazitu robusnost, te njihov rad vrlo malo ovisi o promjeni napona napajanja i temperaturi okolisa. Promjene napona napajanja i do 30 V, te promjena temperature do 50°C praktično nisu utjecale na rad sklopova. Odstupanja od idealnih prenosnih karakteristika za obe vrste sklopova je reda veličine do 10%.

Na ovom mjestu valja se podsjetiti da su dozvoljene promjene napona napajanja u TTL tehnici u intervalu od +4.5 do +5.5 V.

Izmjerene vrijednosti slažu se uglavnom s vrijednostima prezentiranim u dostupnoj literaturi [4].

Na kraju ove kritičke uporedbe, kažimo nešto i o odnosu digitalnih i analognih neizrazitih procesora.

Za razliku od neizrazitih procesora digitalnog tipa [3] gdje se mehanizam neizrazitog zaključivanja ostvaruje uglavnom serijski, primjenom klasičnih operacija na postojeći digitalnoj sklopovskoj opremi, uz odgovarajuću "obradu" neizrazitih podataka, kod neizrazitih procesora analognog tipa taj isti proces se implementira paralelno, kroz za tu priliku posebno gradene sklopove, na izvornim neizrazitim podacima.

### 3. NEIZRASITI REGULATOR MODULARNOG USTROJA

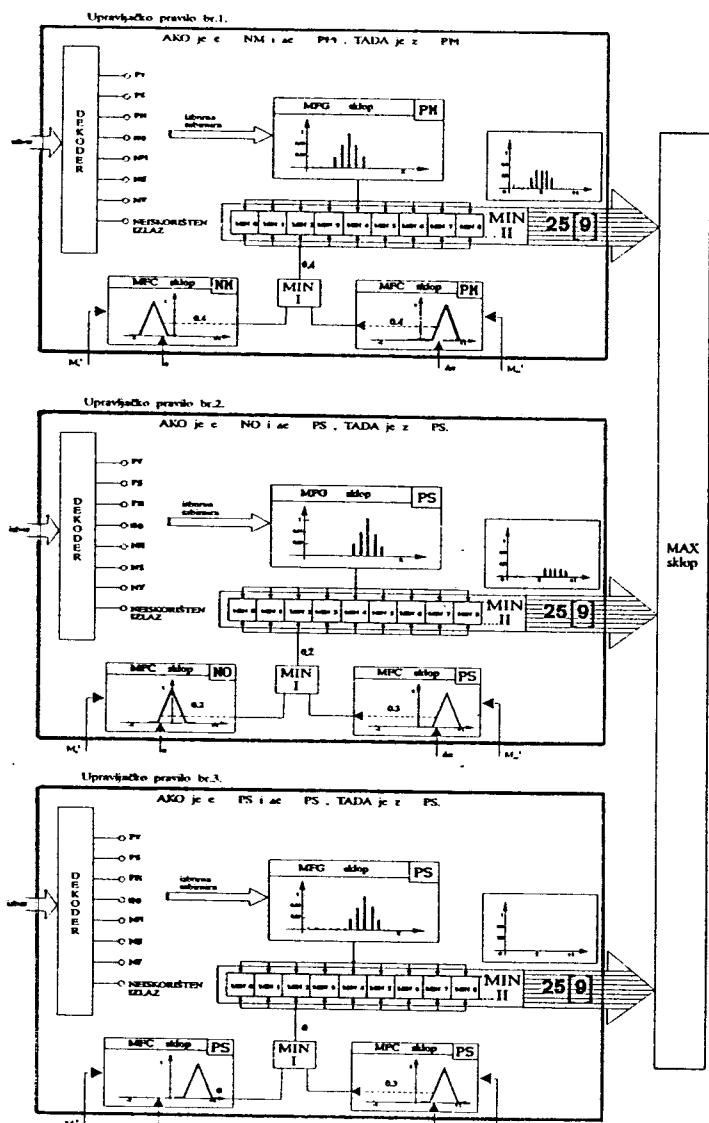
Temeljem obavljenih ispitivanja i analiza dosli smo do zaključka da je moguće sagraditi neizraziti regulator prilagođen diskretnoj realizaciji sa standardnim elektroničkim komponentama. Princip rada takvog neizrazitog regulatora ilustriraju slike 4.a i 4.b.

Regulator je sastavljen iz modula:

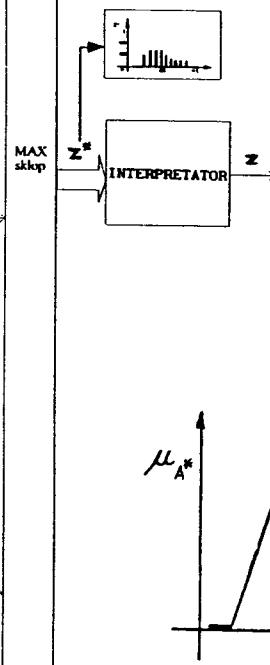
- pločica pravila
- MAX-sklop
- interpretator

Svakom upravljačkom pravilu pripada po jedna pločica nazvana upravljačka pločica pravila (engl. control rule board) koja ima dva analogna ulaza: ulaz pogreske -  $e$  i promjene pogreske -  $\Delta e$ , te jedan izlaz na kojem se javlja (pod uvjetom da je upravljačka pločica pravila aktivna) diskretni neizraziti vektor izlaza  $Z$ . Na upravljačkoj pločici pravila postoji još i ulazi  $M_e$  i  $M_{\Delta e}$  koji predstavljaju tzv. parametarske ulaze preko kojih se podešava (izabire) pridružna funkcija.

Broj izlaza ovisi o broju izvoda MFG sklopa, odnosno, o dužini neizrazite riječi (vektora), a u ovom slučaju ih ima 25. Naravno, tu su još i ulazi 3-bitnog dekoder - izbornika.



a)



b)

*Slika 4. Funkcionalna arhitektura mehanizma neizrazitog zaključivanja "analognog" neizrazitog regulatora (a) sastavljenog prema postupku "max-min" operacije (b) za  $B = A \circ (A \rightarrow B)$*

Umjesto izvoda mogu se koristiti i prekidači smješteni na samoj upravljačkoj pločici pravila.

Tome treba pridodati izvode odgovarajućih napajanja, te masu.

Svaka od koristenih upravljačkih pločica pravila prethodno se programira prema unaprijed određenim pravilima. Tako npr. ako smo odlučili primijeniti upravljačko pravilo br. 2:

**AKO je  $e=NO$  i  $\Delta e=PS$  TADA je  $Z=PS$ ,** prvo ćemo podesiti oba **MFC** sklopa tako da generiraju odgovarajuće pridružne funkcije **NO**, odnosno **PS**. U tu svrhu koristimo ulaze **M<sub>e</sub>** i **M<sub>Δe</sub>** na koje dovedemo odgovarajuće napone. Istodobno ćemo na 3-bitni ulaz dekoder - izbornika dovesti signale koji će aktivirati **MFG** sklop na način da na svom izlazu daje **PS** funkciju. Dovedemo li sada na ulaze odgovarajućih **MFC** sklopova istodobno normalizirane signale (napone) greske  $e=-0.2$  i promjene greske  $\Delta e=0.5$ , na izlazima **MFC** sklopova dobit ćemo vrijednost pridružne funkcije od **NO** za  $e=-0.2$ , koja iznosi 0.2, dok ulazni signal  $\Delta e=0.5$  pripada pojmu pozitivno srednji (**PS**) sa stupnjem prijednosti 0.3 (slika 4.a).

Ti se signali dovedu na sklop MIN1 koji daje matematičko značenje vezniku "I". Sklop MIN1 obavlja operaciju minimuma i na svom izlazu daje manji od dva ulazna napona koji odgovaraju pridružnim funkcijama  $\mu_e$ , odnosno  $\mu_{ae}$ . Neizraziti skup upravljanja tog pravila je  $Z=PS$ , a njegova pridružna funkcija izvodi se uz pomoć MFG sklopa, s tim da je (za sve pridružne funkcije) definicijski skup diskretiziran na 25 diskretnih vrijednosti. Vrijednosti između 0 i 1 zamjenjuju se naponima između 0 i +5 V.

Sklop MIN2 ima "ulogu" neizrazite relacije implikacije, a sastoji se od 25 MIN sklopova s po dva ulaza.

Na prvi izvod (ulaz) svih 25 MIN sklopova dovodi se signal s izlaza sklopa MIN1, a na drugi ulaz svakog od 25 MIN sklopova spojen je na odgovarajući izlaz MFG sklopa.

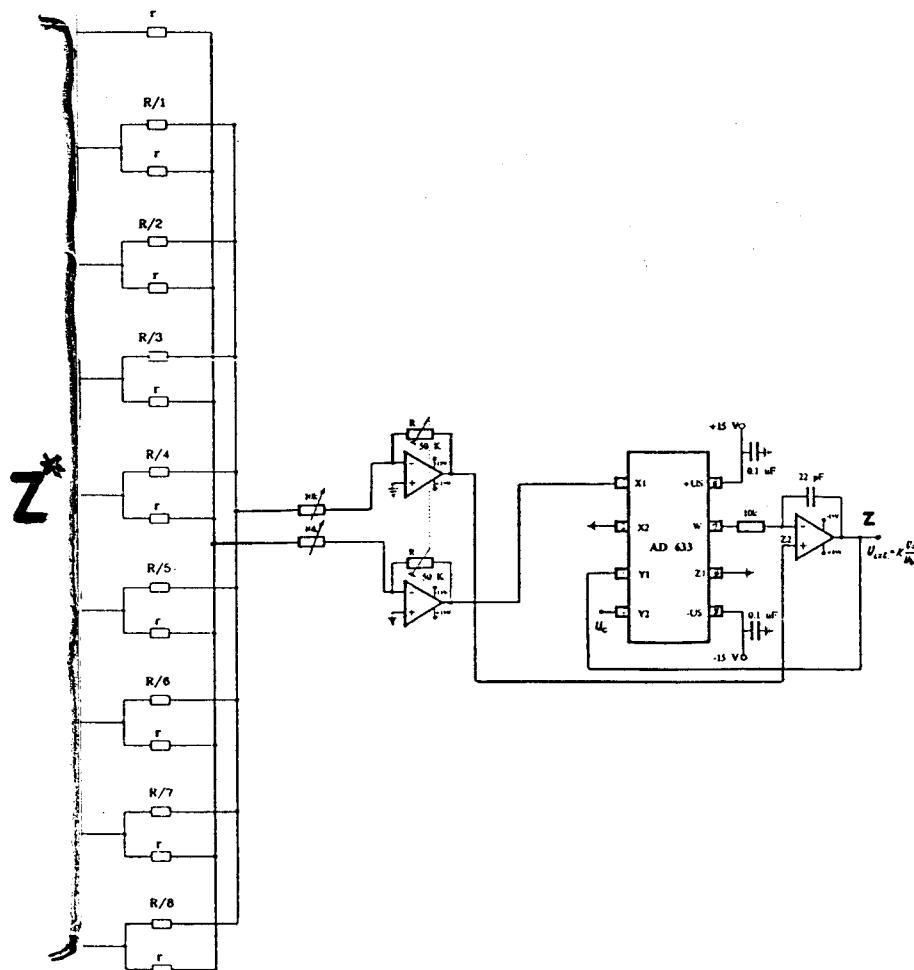
Svih 25 izlaza sklopa MIN2 date upravljačke pločice pravila dovodimo na ulaz MAX sklopa koji matematički modelira lingvistički veznik "TAKODER". MAX sklop o kojem je riječ sastoji se od 25 manjih MAX sklopova koji imaju onoliko ulaza koliko postoji pravila.

Izvodi se operacija unije signala na istim pozicijama,  $Z^*$  normaliziranog prostora, tako da na izlazu dobijemo najveći od ulaznih napona.

To znači da MAX sklop mora imati 25 izlaza na svakom od kojih može, ali i ne mora postojati naponski signal. Govorimo o tzv. neizrazitom skupu upravljanja. Takav izlaz nije pogodan za direktno vodenje sustava. Da bi se takvo vođenje ostvarilo potrebno je interpretirati neizraziti skup upravljanja.

Metoda maksimuma je jednostavna i njena primjena bi u sklopoškom smislu značila da se svih 25 izlaza dovede na jedan novi MAX sklop koji će dati jedan jedini izlazni napon.

Metoda tezista je sklopoški gledano složenija što se može zaključiti i iz izgleda sklopa interpretatora koji je predložen na slici 5.



$r = R = 50 \text{ k}\Omega$  Slika 5. Sklop interpretatora

Ostaje da se na izlazu ( $Z$ ) izvrsi naponski ( $U_c$ ) ili strujni pomak ovisno o izboru djelitelja, kako bi se uzelo u obzir da smo čitavu akciju izveli u normaliziranom  $Z^*$ - prostoru od 0 do +2, a ne u  $Z^*$  prostoru od -1.0 do +1.0. To se može postići uvodenjem dodatnog naponskog ili strujnog izvora na izlazu.

Na kraju, kazimo da se u slučaju kada je broj upravljačkih pravila manji od broja upravljačkih pločica pravila, "visak" pločica isključi tako da se na ulaz dekodera doveđe riječ 000. Na taj način ulazni signali ( $e$  i  $\Delta e$ ), koji se javi na takvim pločicama neće utjecati na djelovanje neizrazitog regulatora u cjelini.

## 5. ZAKLJUČAK

U radu je dan kritički pregled i uporedba raspoložive sklopovske opreme za izvođenje temeljnih operacija teorije neizrazitih skupova i njene primjene u vođenju i modeliranju sustava nedovoljno poznatog ponašanja. Razmotren je razvoj dva temeljna pristupa izgradnji neizrazitih sklopova: digitalni i analogni. Uz kratki opis sagledane su mogućnosti, prednosti i nedostaci pojedinih realizacija, te su navedeni neki rezultati vlastitih eksperimenata u sferi analogne realizacije. Naznačene su mogućnosti originalne realizacije nekih sklopovskih rješenja za laboratorijske uvjete primjene i potrebe obrazovanja. Predstavljen je neizraziti regulator analognog tipa čija je konstrukcija proizašla iz razmatranja postojećih i nekih novih sklopovskih rješenja. Regulator je realiziran modularno, te prilagođen diskretnoj realizaciji standardnim komponentama čime su omogućena laboratorijska ispitivanja mehanizma neizrazitog vođenja.

## 6. LITERATURA

1. Ishizuka O., Tanno K., Tang Z., Matsumoto H., "Design of a Fuzzy Controller with Normalization Circuits", Proceedings of the 5th IFSA World Congress, 1992.
2. Kovačević D., Stipanićev D., "Sklopovsko generiranje pridružnih funkcija teorije neizrazitih skupova", MIPRO-MEEET'93, Rijeka, 1993., 4-36 - 4-41
3. Togai M., Watanabe H., "Expert System on a Chip: An Engine for Real-Time Approximate Reasoning", IEEE Expert, 1985.
4. Yamakawa T., "High Speed Fuzzy Controller Hardware System", Proceedings of the 2nd Fuzzy System Symposium, Japan, June 16-18, 1986., 122-130